

PAT-NO: JP356133834A  
DOCUMENT-IDENTIFIER: JP 56133834 A  
TITLE: MANUFACTURE OF SEMICONDUCTOR DEVICE  
PUBN-DATE: October 20, 1981

INVENTOR-INFORMATION:  
NAME  
KAWAKATSU, AKIRA

ASSIGNEE-INFORMATION:  
NAME COUNTRY  
OKI ELECTRIC IND CO LTD N/A

APPL-NO: JP55036294  
APPL-DATE: March 24, 1980

INT-CL (IPC): H01L021/306  
US-CL-CURRENT: 257/E21.251, 438/16 , 438/FOR.101

ABSTRACT:

PURPOSE: To detect the etching status of an insulating film by using etchants soaked with the insulating film and resist film but will not be soaked with a semiconductor substrate wherein the soaked status of the etchants is visually observed.

CONSTITUTION: A photoresist 3 is provided on a semiconductor substrate 1 having an insulating film 2 for patterning to consist the photoresist 3 as a mask. And in etching the insulating film 2 by etchants (an aqueous solution of hydrofluoric acid group) soaked with the insulating film 2 and resist film 3 but will not be soaked with the semiconductor substrate 1, etching status (When the etching has been completed, the etchants will not exist at an opening 6) is detected by visually observing the leakage status of the etchants 4 after pulling the substrate 1 out of the etchants. In this way, the completion of etching can visually by confirmed. Therefore, an etching process will be simplified.

COPYRIGHT: (C)1981, JPO&Japio

⑩ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭56-133834

⑬ Int. Cl.<sup>3</sup>  
H 01 L 21/306

識別記号

庁内整理番号  
7131-5F

⑭ 公開 昭和56年(1981)10月20日

発明の数 1  
審査請求 未請求

(全 4 頁)

⑮ 半導体装置の製造方法

号沖電気工業株式会社内

⑯ 特 願 昭55-36294

⑰ 出 願 人 沖電気工業株式会社

⑱ 出 願 昭55(1980)3月24日

東京都港区虎ノ門1丁目7番12号

⑲ 発 明 者 川勝章

⑳ 代 理 人 弁理士 菊池弘

東京都港区虎ノ門1丁目7番12

明 細 書

1. 発明の名称

半導体装置の製造方法

2. 特許請求の範囲

(1) 表面に絶縁膜を有する半導体基板の前記絶縁膜表面にレジスト膜を形成する工程と、前記レジスト膜を選択的に除去して前記半導体基板の両端部間に延在する複数の開口溝を形成する工程と、前記開口溝内の前記絶縁膜を除去するために前記絶縁膜と前記レジスト膜には濡れるが前記半導体基板には濡れない前記絶縁膜のエッチング液に前記半導体基板を浸漬する工程と、前記エッチング液より前記半導体基板を取り出して前記絶縁膜のエッチング状態を目視観察する工程と、前記開口溝内でエッチング液が排斥される現象を目視観察した後前記絶縁膜のエッチングを終了させる工程を含む半導体装置の製造方法。

(2) 前記絶縁膜がシリコン酸化膜でありかつ前記エッチング液が弗酸系水溶液であることを特徴とする特許請求の範囲第1項記載の半導体装置の製

造方法。

3. 発明の詳細な説明

この発明は、エッチングの終了時点を肉眼で判定できるようにした半導体装置の製造方法に関する。

半導体装置は周知のように、半導体基板に選択的に不純物を導入する工程の反復によつて製造するが、その際に、半導体基板の表面の絶縁膜を選択的に除去する工程（以下、エッチングと称する）が不可欠である。

以下、シリコン半導体装置におけるシリコン酸化膜の弗酸系水溶液を用いたエッチング工程を例にとつて、従来の半導体装置の製造方法について説明する。

シリコン酸化膜のエッチングは通常、半導体基板の表面に選択除去するパターンを焼き付けた酸性の膜（レジスト）を設けて、弗酸系水溶液（エッチング液）に浸漬する方法によつて行われる。

酸化膜およびレジストはエッチング液に濡れ、一方、シリコン半導体基板はエッチング液に濡れ

ないため、半導体装置製造の最初に熱酸化膜をエッチングする場合など、表面と裏面の酸化膜が等しい場合には、エッチングの際に裏面を観察し、裏面がエッチング液を排斥する時点を知ることによつて、エッチングの終了を判定することができる。

しかし、以後の工程では、一般に酸化膜厚が表面と裏面で異なるので、一定の時間浸漬した後には顕微鏡下でシリコン半導体基板を観察しなければエッチングの終了を判定することができない。このため、検査に長時間を要し、エッチングが終了していない場合には、再浸漬後再び顕微鏡検査を必要としたり、あるいはエッチング過剰によりパターンが変形すると云つた多くの欠点を有していた。

また、一般に、数100 Å以下の酸化膜は顕微鏡検査では判定できないため、エッチング後も薄い酸化膜が残存し、不純物の導入が予定量に達しないか、あるいは全く導入されないなどの不良を生じさせる可能性をも有していた。

に除去する所定エッチング工程において、第1図(a)に示すような開口溝5は半導体装置を構成するための選択除去領域中で最も長時間のエッチングを要する領域（一般には選択除去領域中で最も酸化膜が厚い部分）を含み、それ以上のエッチング時間を要する領域を含まないように設けて、エッチング液として、弗酸系水溶液に浸漬する。

このエッチング液に浸漬中において、時々エッチング液から半導体基板1を引き上げて、半導体基板1の表面を目視する。第1図(b)はエッチングが終了する前に、半導体基板1をエッチング液から引き上げたときの断面図である。この第1図(b)における4は半導体基板1の表面を濡らしているエッチング液を示す。

次いで、エッチング終了すると、第1図(c)に示すように、開口溝5を形成する部分において、絶縁膜2およびレジスト膜3が除去され、エッチング液4で濡れない半導体基板1の表面が露出され、エッチング液4の排斥領域6が肉眼で容易に観察できる。

この発明は、上記従来の欠点を解消するためになされたもので、半導体基板の両端部間に延在する複数の開口溝を形成し、この開口溝内でエッチング液が排斥される現象を目視するようにして、エッチングの終了時点をきわめて容易に肉眼で判定できる半導体装置の製造方法を提供することを目的とする。

以下、この発明の半導体装置の製造方法の実施例について図面に基づき説明する。第1図(a)ないし第1図(c)はそれぞれその一実施例の工程説明図の部分断面である。第1図(a)における1はシリコンの半導体基板である。

半導体基板1の上面に、シリコン酸化膜が絶縁膜2として形成されており、この絶縁膜2上にレジスト膜3が形成されている。このレジスト膜3に、半導体装置を構成するための選択除去領域とともに、レジスト膜3に開口溝5を形成するようにしており、この開口溝5は半導体基板1の両端部間に延在するように構成するようにしている。

いま、半導体基板1の表面の絶縁膜2を選択的

ただし、この場合、開口溝5が半導体基板1の両端部間に延在していなければ、開口溝5の両側のエッチング液が表面張力によつて互いに結合し、エッチング液排斥領域6を形成しないため、たとえば、第2図（開口溝5をストライプ状に構成した半導体基板1の平面図）のように、開口溝5を半導体基板1の両端部間に延在して形成することが重要である。

この方法は、エッチング液4に対して、エッチングする膜、すなわち、絶縁膜2とレジスト膜3が濡れ、エッチングが終了したとき、半導体基板1の表面に現われる膜あるいは半導体基板1が濡れないような他の場合にも応用することができる。

上記の方法によつて、半導体基板1の表面に、第2図に示すように、ストライプ状の開口溝5が半導体基板1の両端部間に延在して形成されるが、半導体装置の設計の際に、第3図に示すように、半導体装置チップ9の分割線に沿つて平行に選択除去領域を設けることによつて容易に実現できる。また、このようなストライプ状に限らず、格子状

あるいはその他の形状にしてもよい。

以上説明したように、上述の第1の実施例では、エッチングの終了する時点では、エッチング液排斥領域6が肉眼で容易に観察できるため、エッチング不足あるいはエッチング過剰などの従来の方法の欠除を回避することが可能となり、さらに、顕微鏡検査も全く行わないか、あるいは確認のための作業が短時間で済ませると云う利点がある。

また、開口溝5の幅は数ミクロンないし数10ミクロンで十分であるので、半導体装置チップの周辺に一般に存在する空隙部分に第2図に示すように開口溝5を設ければ、半導体装置チップ面積を増大することなく達成できる。さらに、この領域を用いて、導入した不純物の拡散深さなどを測定できると云う利点もある。

なお、上記の実施例では、エッチング液4に対して、エッチングする第1の膜が濡れ、エッチング終了時に現われる第2の膜が濡れない場合について述べたが、第2の膜が濡れても、その下に存在する膜（あるいは半導体基板）の少なくとも一

つが濡れなければ、この発明の製造方法を使用することができる。

第4図はこの発明の半導体装置の製造方法の第2の実施例により製造された半導体装置の部分的断面図である。この第4図において、1はシリコンの半導体基板、2はシリコン酸化膜による絶縁膜、7は第1層配線金属、8は中間絶縁膜である。中間絶縁膜8はいわゆるスル-ホールエッチングを行う場合には、絶縁膜2および第1層配線金属7を予め除去した後に中間絶縁膜8が半導体基板1に接する領域10に第1図(a)に示すような開口溝を設ければ、第1の実施例と全く同様に、エッチングの終了時のエッチング状態を検出することができる。

以上のように、この発明の半導体装置の製造方法によれば、半導体基板の表面に絶縁膜を介して形成されたレジスト膜を選択的に除去して半導体基板の両端部間に延在する複数の開口溝を形成し、この開口溝内の絶縁膜を除去するために絶縁膜とレジスト膜には濡れるが、半導体基板には濡れな

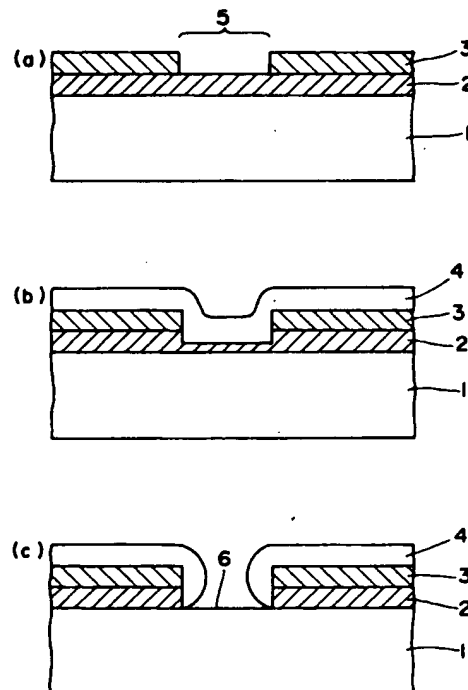
い絶縁膜のエッチング液に半導体基板を浸漬させてエッチング液より半導体基板を取り出して絶縁膜のエッチング状態を目視観察するようにしたので、エッチング工程に非常に広範囲な利用分野があり、エッチング工程の簡便化、エッチング時間の短縮化、歩留りの向上を期することができる。

#### 4. 図面の簡単な説明

第1図(a)ないし第1図(c)はこの発明の半導体装置の製造方法の一実施例を説明するための工程説明図、第2図はこの発明の半導体装置の製造方法の一実施例により製造された半導体基板の平面図、第3図は第2図の半導体基板を実現するための半導体チップの構成を示す平面図、第4図はこの発明の半導体装置の製造方法の第2の実施例により得られた半導体装置の部分断面図である。

1…半導体基板、2…絶縁膜、3…レジスト膜、4…エッチング液、5…開口溝、6…エッチング液排斥領域、7…第1層配線金属、8…中間絶縁、9…半導体装置チップ、10…半導体基板に接する領域。

第 1 図



## 手続補正書

昭和55年7月16日

特許庁長官 川原 能雄 殿

## 1. 事件の表示

昭和55年 特許願第36294号

## 2. 発明の名称

半導体装置の製造方法

## 3. 補正をする者

事件との関係 特許出願人

(029) 神電気工業株式会社

## 4. 代理人

〒105 東京都港区虎ノ門一丁目2番20号 第183号

弁理士 菊池

コード第6568号 電話 591-3065・501-2435

## 5. 補正命令の日付 昭和 年 月 日(自発的)

## 6. 補正の対象

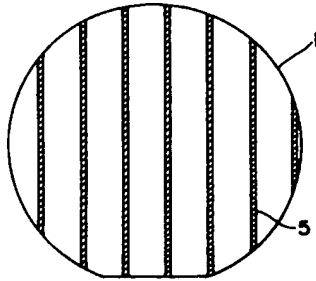
明細書の発明の詳細な説明の欄

## 7. 補正の内容

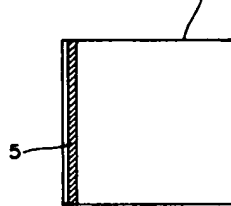
別紙の通り



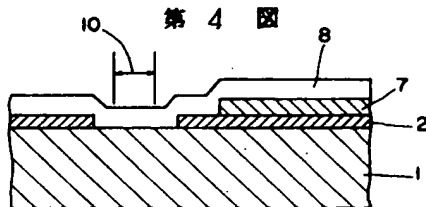
第2図



第3図



第4図



## 7. 補正の内容

- 1) 明細書2頁16行および17行「酸性」を「耐酸性」と訂正する。
- 2) 同3頁2行「酸化膜」を「酸化膜厚」と訂正する。
- 3) 同4頁2行「延存」を「延在」と訂正する。
- 4) 同8頁8行「中間絶縁膜8は」を「中間絶縁膜8の」と訂正する。